



Wafer Level Fan-Out (WLFO)

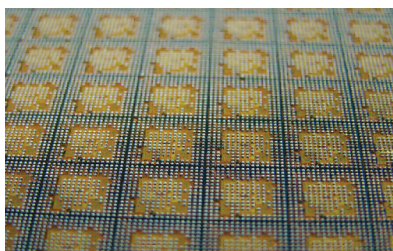
ウェハレベルのパッケージングは、フロントエンドにおけるウェハプロセスで
使用されるものと類似のプロセスを適用します。このメリットのひとつがバツ
チ処理であり、大口径のウェハ上にすべてのコンポーネントが同時に効率的に
形成されます。

今日の微細化トレンドは「More than Moore」であり、パッケージレベルと組
み込み技術のさまざまなデバイスのヘテロジニアス インテグレーションを伴い
ます。システムにより多くの機能を搭載するには、I/O数を増やしながらフォ
ームファクターを縮小する必要があります。ファンアウトWLPは、これらの課題
にソリューションを提供します。これにより、より高集積なウェハレベルでの
システム統合が可能になります。

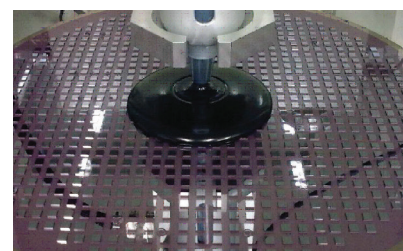
Amkorは、fan-out WLPテクノロジーeWLB (embedded Wafer Level Ball
Grid Array) のライセンスを取得しており、これは新しいパッケージングプラ
ットフォームを牽引する主要なテクノロジーのひとつとなっています。Amkor
は300 mmウェハの再配列ソリューションを共同開発し、この技術の量産を実
現しました。これまでに、20億個以上のeWLBコンポーネントを出荷していま
す。

Design Features

- ▶ フロントエンドウェハをブローピングすることにより得られる
KGD (Known Good Die) によるチップファーストアプローチ
- ▶ あらゆる種類のウェハ径とチップキャリアをサポート
- ▶ 再配列ウェハ (チップがエポキシに埋め込まれた状態)
- ▶ シングルおよびマルチチップソリューション、ディスクリートパッシブ混載
- ▶ パッケージサイズ : 1 x 1 mm²未満~12 x 12 mm² (25 x 25 mm²開発中)
- ▶ パッケージ厚 : 0.3~1.0 mm
- ▶ 単層RDL/二層RDL
- ▶ パッケージオンパッケージ (PoP) アプリケーション向け両面RDL開発中
- ▶ 信頼性を向上させる数種のUBMタイプ
- ▶ BGAバンプピッチ (min) : 0.400 mm (0.300 mm開発中)
- ▶ ヒートスプレッダー搭載向けの裏面ベアチップ、オーバーモールド、
またはテープによる裏面コーティング
- ▶ レーザーマーキングおよび梱包



Bumped wafer



Dispensed mold compound

WLFO

Applications

- ▶ モバイル、コンシューマー、ベースバンド、RF、アナログ、パワーマネジメント
- ▶ ASIC、MEMS、医療、セキュリティ、暗号処理、DC/DCコンバーター、レーダー、自動車向けシステムソリューション
- ▶ Optical WLSiP、M2M通信およびIoT (Internet of Things) へのソリューション
- ▶ より幅広い分野のアプリケーションへの適用が進んでいます

Differentiation

- ▶ チップサイズに依存しないパッケージデザイン
- ▶ 自由度の高いパッケージ設計、幅広い顧客ニーズに適応可能なファンアウトエリア
- ▶ バンプピッチ制限なし、ICとPCB間のI/O数ギャップをカバー
- ▶ ラミネート基板不要、短い接続経路、優れた電気性能
- ▶ フリップチップインパッケージ (FCiP) および従来の基板ベースのBGAと比較して低い熱抵抗
- ▶ ウェハレベルシステムインパッケージ (WLSiP) およびパッケージオンパッケージ (PoP) ソリューション
- ▶ FCiP BGAよりもフットプリントが小さく、薄いパッケージ、アンダーフィル不要
- ▶ 信頼性の高い小型化された高性能パッケージ
- ▶ RoHSおよびREACH準拠
- ▶ 300 mmウェハバッチ処理および追加インターポーザーの必要がないためコスト削減に貢献
- ▶ 簡素化されたサプライチェーンと製造インフラ
- ▶ WLCSPと比較してボードレベル信頼性と裏面保護性向上

Thermal

チップサイズとパッケージサイズの比率、RDLライン幅と厚さ、I/O数と配置、裏面保護タイプに大きく依存します。
参考例: パッケージサイズ8 x 8 mm、チップサイズ5 x 5 mmの熱性能 $R_{th\ j-a} = 32.5\ K/W$ 、 $R_{th\ j-c} = 6.5\ K/W$

Electrical

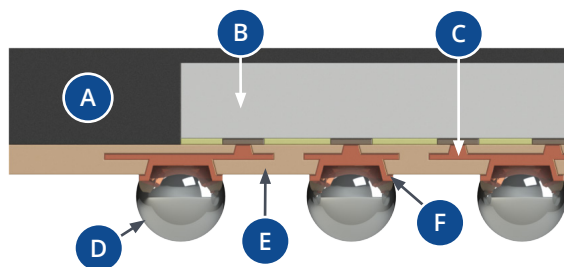
パッケージ寄生を大幅に削減した、従来のワイヤボンディングBGAやFCiPと比較して非常に優れたパフォーマンスデータ。

Interconnect Level	BGA	FCiP	eWLB
Resistance @ DC [mΩ]	76	7.5	3.2
Resistance @ 5 GHz [mΩ]	375	41	15
Inductance [nH]	1.100	0.052	0.018

Package Level	BGA	FCiP	eWLB
Resistance @ DC [mΩ]	89	22	23
Resistance @ 5 GHz [mΩ]	629	248	91
Inductance [nH]	1.790	0.950	0.340

インダクタンス値が非常に低いため、このパッケージはRFやレーダーなど、81 GHzまで実証されている高速アプリケーションに最適です。

Cross Section



- A ファンアウトエリア (モールド)
- B チップ
- C 再配線層 (RDL)
- D はんだボール
- E 絶縁材
- F UBM (in CSP^{nl})

WLFO

Performance Data: Reliability

Component Level Tests

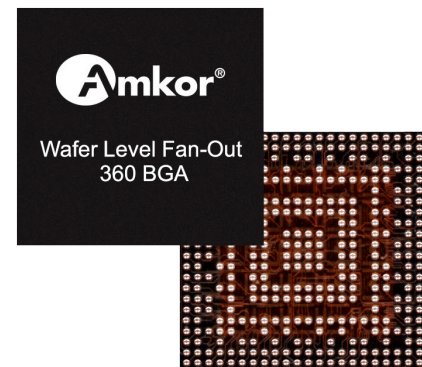
(9.25 x 8.80 mm²、シングルチップ、1L-Cu-RDL、UBMなし、222バンブ、0.400 mmピッチ)

Test	Specification	Criteria
Moisture Sensitivity Level (MSL)	IPC/JEDEC J-STD-020	MSL1 For Lead-Free, 168 Hours At 85°C/85% RH
Temperature Cycling (TC)	JESD22-A104, Condition B	-55°C/125°C, 2 Cy/Hour, 1000 Cycles
High Temperature Storage (HTS)	JESD22-A103, Condition B	150°C, 2000 Hours
Unbiased HAST (uHAST)	JESD22-A118, Condition A	130°C/85% RH, 96 Hours

Board Level Tests

(9.25 x 8.80 mm²、シングルチップ、1L-Cu-RDL、UBMなし、222バンブ、0.400 mmピッチ)

Test	Specification	Criteria
Temperature Cycling on Board (TCoB)	IPC-97-01	-40°C/125°C, 1 Cy/Hour, 1000x
Drop Test	JESD22-B111	30 Drops



WLCSP+

Overview

AmkorはWLFO技術のノウハウを応用して、ウェハレベルCSP（WLCSP）技術を次世代のパッケージングであるWLCSP+に適用しました。

- ▶ Recon（再配置）ウェハは、チップ間距離の非常に小さいKGD（Known Good Die）を使用
- ▶ すべてのはんだボールをファンイン（fan-in）エリアに配置
- ▶ モールドコンパウンドによるチップ5面の機械的な保護（側壁およびオプションとして裏面保護）
- ▶ WLCSPと比較しチップ強度がさらに50%向上
- ▶ ベアチップのハンドリングの必要のないウェハレベルでのダイシングチップテスト
- ▶ コンポーネントはJEDECトレイで配送可能
- ▶ 提供されるウェハ径に関係なく非常に効率的な300 mm WLFO再配置ウェハでのWLCSPプロセス

Design Features

- ▶ 300 mmウェハをサポート
- ▶ 単層/多層Cu RDL、Cu UBMあり/なし
- ▶ パッケージサイズ (max) : 23 x 25 mm²（マーケットにおいて最大級）
- ▶ パッケージ厚 (min) : 0.4 mm（さらに薄型を検証中）
- ▶ メッキRDLライン/スペース : 20/20 μm（10/10 μm検証中）
- ▶ バンプ高さ/ピッチ : 0.25 mm @ 0.5 mm（0.2 mm @ 0.4 mm検証中）
- ▶ 裏面コーティング（オプション）
- ▶ レーザーマーキング、テープ&リール標準

Applications

- ▶ モバイル、コンシューマー、携帯機器
- ▶ Bluetooth、WLAN、RF、FMラジオ、GPSなどのワイヤレス接続
- ▶ PMIC、PMU、高機能コンピューティング
- ▶ MEMSやセンサーなどのアナログおよびその他のIC

Performance

- ▶ 電気的特性：短い接続経路（WLCSP）、厚いCu-RDLおよび絶縁材（LTC-PI）による低寄生。設計とアプリケーションに依存（10 GHz以上に対応）
- ▶ 熱特性：チップサイズ、チップ裏面処理（モールド/裏面露出）に依存（例：5 x 5 mm² チップ、裏面モールド - Rth = 30 K/W）

Performance Data: Reliability

- ▶ 6.6 x 7.1 x 0.4 mm³、98バンプ、500 μmピッチ、側面30 μm、裏面モールド、スタックアップ：PBO/Cu RDL/PBO/Cu UBM

Component Level Tests

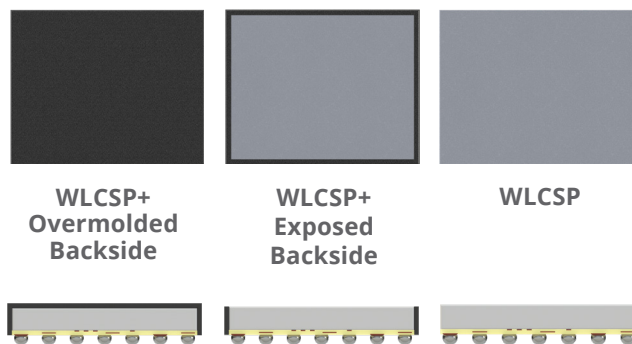
Test	Specification	Criteria
Moisture Sensitivity Level (MSL)	IPC/JEDEC J-STD-020	MSL1 For Lead-free, 168 Hrs at 85°C/85% RH
Temperature Cycling (TC)	JESD22-A104, Condition B	-55°C/125°C, 2 Cy/Hour, 1000 Cycles
High Temperature Storage (HTS)	JESD22-A103, Condition B	150°C, 2000 Hours
Unbiased HAST (uHAST)	JESD22-A118, Condition A	130°C/85% RH, 96 Hours

Board Level Tests

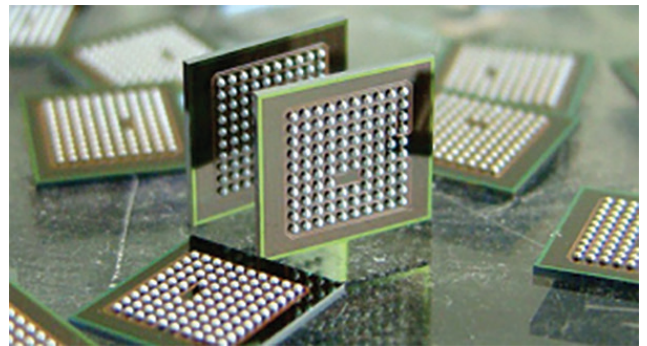
Test	Specification	Criteria
Drop Test	JESD22-B111	30 Drops
Temperature Cycling on Board (TCoB)	IPC-97-01	-40°C/125°C, 1 Cy/Hour, 1000x

WLCSP+

Backside and Cross Sections



Singulated Components



詳細についてはamkor.comにアクセスしていただくか、またはsales@amkor.com までメールをお送りください。

本文中の情報に関して、Amkorはそれが正確であることまたは係る情報の利用が第三者の知的権利を侵害しないことについて、如何なる保証も致しません。Amkorは同情報の利用もしくはそれに対する信頼から生じた如何なる性質の損失または損害についても責任を負わないものとし、また本文書によって如何なる特許またはその他のライセンスも許諾致しません。本文書は、如何なる形でも販売の標準契約条件の規定を超え、如何なる製品に対しても、Amkorの保証を拡張させ、または変更することはありません。Amkorは通知することなくいつでもその製品および仕様に変更を行う権利を留保します。Amkorの名前とロゴはAmkor Technology, Inc.の登録商標です。記載されている他の全ての商標はそれぞれの会社の財産です。© 2022 Amkor Technology, Incorporated. All Rights Reserved. DS701F-JP Rev Date: 01/22

